

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-326251

(43)Date of publication of application : 08.12.1998

(51)Int.Cl.

G06F 13/36  
G06F 13/00  
G06F 13/38

(21)Application number : 10-122079

(71)Applicant : SMC STANDARD MICROSYST CORP

(22)Date of filing : 01.05.1998

(72)Inventor : JEFFREY CRAY DANNIFUO

(30)Priority

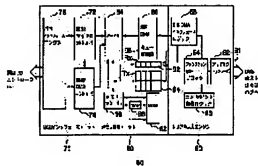
Priority number : 97 846882 Priority date : 01.05.1997 Priority country : US

## (54) USB PERIPHERAL MICROCONTROLLER

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a USB microcontroller having a memory management unit for using a memory more efficiently than a conventional manner.

**SOLUTION:** An MCU interface unit 70 is connected with more than one peripheral equipments. An MMU 80 provides a buffering mechanism between an SIE 60 and the unit 70. A packet received by the MMU 80 from the peripheral equipment so as to be transmitted to a USB host and a packet received by the MMU 80 from the host USB so as to be transmitted to the peripheral equipment are buffered in an RAM 82. The capacity of the RAM 82 is dynamically assigned between various kinds of USB end points and the USB host. The SIE 60 performs access through a DMA controller in the MMU 80 to the RAM 82. The unit 70 performs access through a microcontroller 72 or a DMA controller 74 to the RAM 82. An arbiter 84 in the MMU allows those plural masters to perform access to the RAM 82.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51) Int.Cl.<sup>8</sup> 識別記号  
 G 0 6 F 13/38 3 2 0  
 13/00 3 5 3  
 13/38 3 5 0

F I  
 G 0 6 F 13/38 3 2 0 A  
 13/00 3 5 3 Q  
 13/38 3 5 0

審査請求 未請求 請求項の数23 OL (全10頁)

(21) 出願番号 特願平10-122079

(22) 出願日 平成10年(1998)5月1日

(31) 優先権主張番号 08/846,882

(32) 優先日 1997年5月1日

(33) 優先権主張国 米国 (US)

(71) 出願人 597113068

スタンダード マイクロシステムズ コー  
 ポレーション  
 アメリカ合衆国、ニューヨーク州 11788、  
 ホウボウジ、アーケイ ドライブ 80

(72) 発明者 ジェフリー クレイ ダニエル

アメリカ合衆国、テキサス州 78758、オ  
 ースティン、ジェミニ ドライブ 1113

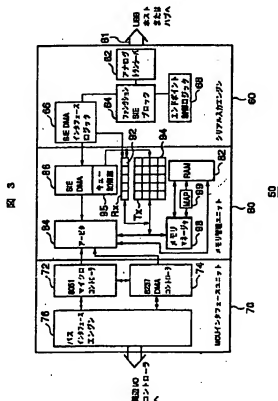
(74) 代理人 弁理士 富田 和子 (外1名)

(54) 【発明の名称】 USB周辺マイクロコントローラ

(57) 【要約】

【課題】 従来よりメモリをより効率的に使用するメモリ管理ユニットを有するUSBマイクロコントローラを提供する。

【解決手段】 MCUインタフェースユニット70は1つ以上の周辺機器につながる。MMU80はSIE60とユニット70間のバッファリング機構を提供する。USBホストへ送信するために周辺機器からMMU80で受信したパケットと、USBホストから周辺機器へ送信するためにMMU80で受信したパケットはRAM82にバッファリングされる。RAM82の容量は種々のUSBエンドポイントとUSBホストとの間に動的に割り当てられる。SIE60はMMU80内のDMAコントローラを介してRAM82にアクセスする。ユニット70はマイクロコントローラ72又はDMAコントローラ74を介してRAM82にアクセスする。MMU内のアービタ84はこれらの複数のマスタにRAM82にアクセスさせる。



## 【特許請求の範囲】

【請求項1】 USBとのインタフェースをとるための第1のインタフェースと、

前記USBに周辺デバイスを接続可能とするよう周辺デバイスとのインタフェースをとる第2のインタフェースと、

前記第1および第2のインタフェースの両方に接続されたメモリ管理ユニットとを備え、

このメモリ管理ユニットは前記第1のインタフェースから受け取ったパケットまたは前記第2のインタフェースから受け取ったパケットをバッファリングするためのRAMと、前記第1および第2のインタフェースから受け取ったパケットに対して前記RAMの容量を動的に割り当てるアービタとを有するUSBマイクロコントローラ。

【請求項2】 前記第1のインタフェースはシリアル入力エンジン（SIE）である請求項1記載のUSBマイクロコントローラ。

【請求項3】 前記メモリ管理ユニットは、前記第1のインタフェースと前記RAMとの間のデータ経路を提供するための第1のDMAコントローラを有する請求項1記載のUSBマイクロコントローラ。

【請求項4】 前記第2のインタフェースはマイクロコントローラと第2のDMAコントローラとを有し、前記アービタは、前記第1のDMAコントローラ、前記第2のDMAコントローラおよび前記マイクロコントローラによる前記RAMへのアクセスを調停する請求項3記載のUSBマイクロコントローラ。

【請求項5】 前記第2のインタフェースは、前記周辺機器のI/Oコントローラに接続するためのバスインタフェースを有する請求項4記載のUSBマイクロコントローラ。

【請求項6】 前記バスインタフェースはISAバスインタフェースである請求項5記載のUSBマイクロコントローラ。

【請求項7】 前記バスインタフェースはEISAバスインタフェースである請求項5記載のUSBマイクロコントローラ。

【請求項8】 前記バスインタフェースはPCIバスインタフェースである請求項5記載のUSBマイクロコントローラ。

【請求項9】 前記バスインタフェースはNUバスインタフェースである請求項5記載のUSBマイクロコントローラ。

【請求項10】 前記メモリ管理ユニットは、USBホストから受け取り前記RAM内にバッファリングされたパケットに対応するパケット識別子を格納するための受信パケットバッファを有する請求項1記載のUSBマイクロコントローラ。

【請求項11】 前記メモリ管理ユニットは、前記周辺デ

バイスに関連した各USBエンドポイントに対応する送信パケットバッファを有し、これらの各送信パケットバッファは、前記RAM内にバッファリングされ前記対応するUSBエンドポイントに関連したパケットのパケット識別子を格納する請求項10記載のUSBマイクロコントローラ。

【請求項12】 前記メモリ管理ユニットは、前記パケット識別子と、前記RAM内の対応する物理アドレス空間との間の交換を行うための回路を有する請求項11記載のUSBマイクロコントローラ。

【請求項13】 USB周辺コントローラにおいて使用されるメモリ管理ユニットであって、複数のUSBエンドポイントに関連したパケットと、USBホストに関連したパケットとに、動的に割り当て可能なアドレス空間を有するRAMを備えたメモリ管理ユニット。

【請求項14】 前記USBホストに関連した前記パケットの識別子を格納する受信バッファをさらに備えた請求項13記載のメモリ管理ユニット。

【請求項15】 対応するUSBエンドポイントに関連した前記パケットの識別子を格納するための、前記USBエンドポイントの各々に対応する送信バッファをさらに備えた請求項13記載のメモリ管理ユニット。

【請求項16】 前記パケットに対する前記RAM内の前記アドレス空間の割り当てを制御するアービタをさらに備えた請求項13記載のメモリ管理ユニット。

【請求項17】 USBシリアルインタフェースエンジンが前記RAMにアクセスすることを可能にする第1のDMAコントローラをさらに有する請求項16記載のメモリ管理ユニット。

【請求項18】 前記アービタは、マイクロコントローラと第2のDMAコントローラとが前記RAMにアクセスすることを可能にする請求項17記載のメモリ管理ユニット。

【請求項19】 USBとのインタフェースをとるための第1のインタフェースと、

第1および第2のマスタを有し、少なくとも1つの周辺デバイスとのインタフェースをとる第2のインタフェースと、

前記第1および第2のインタフェースの両方に接続されたメモリ管理ユニットとを備え、

このメモリ管理ユニットは、複数のUSBエンドポイントに関連したパケットとUSBホストに関連したパケットとに、動的に割り当て可能なアドレス空間を有するRAMと、前記第1および第2のマスタと前記第1のインタフェースに関連したマスタとが前記RAMにアクセス可能なアービタとを有するUSBマイクロコントローラ。

【請求項20】 複数のUSBエンドポイントに関連したパケットと、USBホストに関連したパケットとに動的に割り当て可能なアドレス空間を有するRAMと、前記

USBホストに関連した前記パケットの識別子をキューイングするための受信キューと、対応するUSBエンドポイントに関連した前記パケットの識別子をキューイングするための、前記USBエンドポイントの各々に関連した送信キューとを備えたUSBマイクロコントローラ用のメモリ管理ユニット。

【請求項21】前記パケット識別子の各々を前記RAM内の特定のアドレス空間に対応づける回路をさらに備えた請求項20記載のメモリ管理ユニット。

【請求項22】前記メモリ管理ユニットが外部デバイスインタフェースおよびUSBシリアル入力エンジンに接続された請求項20記載のメモリ管理ユニット。

【請求項23】USBとのインタフェースを取るためのシリアル入力エンジンと、

少なくとも1つの周辺デバイスとのインタフェースを取るための外部デバイスインタフェースと、前記シリアル入力エンジンおよび前記外部デバイスインタフェースとに接続されたメモリ管理ユニットとを備え、このメモリ管理ユニットは、前記少なくとも1つの周辺デバイスに関連した1つまたは複数のUSBエンドポイントで生成されたパケットと、前記USBを介してホストから送信されたパケットとに動的に割り当てられるアドレス空間を有するRAMを有するUSB周辺マイクロコントローラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、既存の周辺アーキテクチャ（既存のマイクロコントローラを有するプリンタやディスクドライブ等）および新規な周辺アーキテクチャ（4ポートUSB-イーサネット・ブリッジ等）へ

の高性能USB（Universal Serial Bus）を提供するための周辺マイクロコントローラに関する。

【0002】USB周辺マイクロコントローラは3つのユニットからなる。シリアルインタフェースエンジン（SIE）はUSBホストまたはUSBハブにつながる。マイクロコントローラ（MCU）インタフェースユニットは、ISAライク周辺機器（ISA-like peripherals）のような1または複数の周辺装置につながる。メモリ管理ユニット（MMU）はSIEとMCUインタフェースユニットとの間のバッファリング機構を提供する。

【0003】MMUは、固有のデータパケットバッファリング機構を利用する。USBホストへの転送のために周辺機器からMMUで受信されたパケット、および周辺機器への転送のためにUSBホストからMMUで受信されたパケットはRAM内にバッファリングされる。RAMの容量は、そのサイズが最小化されるように、種々のUSBエンドポイントおよびUSBホストの間で動的に割り当て可能である。

【0004】本発明のUSB周辺コントローラのデータ経路も極めて効果的である。SIEは、MMU内のDM

Aコントローラを介してパケットバッファRAMにアクセスする。MMUインタフェースユニットは、マイクロコントローラまたはDMAコントローラを介してパケットバッファRAMにアクセスする。MMU内のアービタは、これらの多数のマスタパケットバッファRAMにアクセスすることを可能にする。

【0005】

【従来の技術】USB（Universal Serial Bus）は、パーソナルコンピュータ（PC）および通信（telecom）業界のリーダー達により開発された周辺バス仕様である。USBは、コンピュータ周辺機器のプラグ・アンド・プレイ機能をPCボックスの外部に引き出す。これによって、専用のコンピュータスロットにカードを装着し、周辺機器がPCに着脱される度にシステムを再構成する、という必要性をなくす。USBを搭載したパーソナルコンピュータは、コンピュータ周辺機器が物理的に接続された途端に、リブートしたりセットアップを走らせたりする必要なく、当該コンピュータ周辺機器を自動的に構成することができる。USBは、モータやキーボードのような周辺機器を追加的なプラグインサイトまたはハブとして機能させながら、1台のコンピュータ上で同時に127台までの多数のデバイスを走らせることができる。

【0006】USBの詳細は、1996年7月15日に公表されたユニバーサルシリアルバス仕様、リビジョン1.0に記載されている。この仕様は、コンパク、デジタルイクイップメントコネクション、IBM PCカンパニー、インテル、マイクロソフト、NEC、およびノーザンテレコムにより共同で公表されたものである。このUSB仕様の内容は、参照により、ここに組み込まれる。

【0007】USBバストポロジは次のように説明される。USBは、複数のUSBデバイスを1台のUSBホストに接続する。USBデバイスには2つの型（タイプ）、すなわち、ハブとファンクション(function)がある。ハブは、USBのための追加的な接続ポイントを提供するデバイスである。ファンクションは、システムに対して、例えば、ISDN接続、デジタルジョイスティック、スピーカ、キーボード、マウス等の機能を提供する。このハブおよびファンクションについて、以下に詳細に説明する。

【0008】USB物理インターコネクトは、層状スター・トポロジ（tiered star topology）である。ハブは各スターの中心に位置する。各ワイヤセグメントは、（a）ホストとハブとの間、または（b）ホストとファンクションとの間、または（c）ハブと他のハブもしくはファンクションとの間、のポイント・ツー・ポイント接続である。

【0009】図1は、USBシステムのトポロジを示す。USBシステム10はホスト12を有する。ホスト

12には2つの接続ポイントであるポート1とポート2がある。ポート2はワイヤセグメント28によりファンクション29に接続されている。ポート1はワイヤセグメント18によりハブ1に接続されている。ハブ1は5個のポート20を有する。これらのポートの1つに対して、ワイヤセグメント24によりファンクション22が接続されている。同様に、ハブ2とハブ3も、ハブ1のポートに接続されている。ハブ2またはハブ3のポートには種々のファンクション（例えばファンクション30、32等）が接続されている。

【0010】ハブは、USBのプラグアンドプレイ・アーキテクチャにおけるキー要素である。ハブは、ユーザの立場からのUSB接続を簡略化しよう機能し、低いコストおよび複雑性で、堅牢さ(robustness)を提供する。ハブは、ワイヤリング・コンセントレータ（集線装置）であり、USBの多接続特性をもたらし、接続ポイントはポートと呼ぶ（図1参照）。各ハブは、単一の接続ポイントを複数の接続ポイントに変換する。このアーキテクチャは多数のハブの連結をサポートする。一つのハブの他の各下流のポートは、他のハブまたはファンクションへの接続を許容する。ハブは、各下流ポートに対するUSBデバイスの着脱を検出することができ、これらの下流のUSBデバイスに電力を分配することが出来る。各下流ポートは個別にイネーブルされ、フルスピードまたはロースピードのいずれかに構成しうる。ハブは、ロースピードポートを、フルスピード信号(full speed signaling)から切り離す。

【0011】ファンクションは、データ、または、USBに関する制御情報を送受信するUSBデバイスである。ファンクションは、典型的には、ハブのポートに接続されるケーブルを有する独立した周辺デバイスとして具現化される。しかし、1本のUSBケーブルを有する複数のファンクションと1つの組み込みハブを、1個の物理的パッケージとして具現化してもよい。これは複合デバイスとして知られている。複合デバイスは、ホストにとって、1個または複数個のUSBデバイスが固定的に接続されたハブとして見える。ファンクションの例としては、プリンタ、モニタ、マウス、キーボード、モニタ、オーディオCDプレーヤ、テーププレーヤ、ISDN接続等が挙げられる。

【0012】どのようなUSBシステム上にも1つのホストが存在する。ホストコンピュータシステムに対するUSBインタフェースは、ホストコントローラと呼ばれる。ホストコントローラは、ハードウェア、ファームウェア、またはソフトウェアの組み合わせで具現化される。ルートハブはホストシステムに内蔵され、1個ないし複数個の接続ポイントを提供する。

【0013】デバイスエンドポイントとは、ホストとUSBデバイスの間の通信フローにおけるソースまたはシンクであるUSBデバイス（ハブまたはファンクシ

ン）の一意に識別可能な部分をいう。2つ以上のエンドポイントを有するUSBファンクションの一例はデータ/ボイスモデムである。これには、ボイスパケット用の1つのエンドポイントと、データパケット用の1つのエンドポイントが存在する。

【0014】すべてのバーストランザクションは、最大3つのパケットの転送に関わる。各トランザクションは、ホストコントローラがスケジューラに従って、トランザクションのタイプおよび方向を示すUSBパケット、USBデバイスアドレスおよびエンドポイント番号を送信するときに、開始される。このパケットはトークンパケット(Token Packet)と呼ばれる。このトークンパケットにより指定されるUSBデバイスは、当該トークンパケットの適当なアドレスフィールドをデコードすることにより、自分自身を選択する。あるトランザクションにおいて、データは、ホストからデバイスへ、またはデバイスからホストへ転送される。データ転送の方法はトークンパケットに指定される。トランザクションのソースは、つまり、その転送が成功したか否かを示すデータパケットを送信する。

【0015】一般に、殆どの周辺機器は、ISA、EISA、PCI、およびアップル社専有(proprietary)のNUバスのような慎用的に用いられるバスのためのトランザクションを生成するよう設計されたI/Oコントローラを有する。これらの周辺機器を、極めて効果的なUSBとともに使用できるようにすることが望ましい。そのためには、USBシリアルプロトコル・ストリームからISAバーストランザクションのような周知のバーストランザクションを生成することができるUSBマイクロ個のコントローラを提供することが望ましい。

【0016】図2に、そのようなUSBマイクロコントローラユニットのブロック図を示す。このマイクロコントローラユニット50は、3つのブロック、すなわち、USBシリアルインタフェースエンジン(SIE)60、マイクロコントローラユニット70、およびメモリ管理ユニット(MMU)80からなる。SIE60は、USBハブまたはUSBホストの1ポートにつながり、USBプロトコルへのインタフェースとして機能する。具体的には、SIE60は、USBプロトコルに従って、周辺機器からホストへ送信されるべきデータをフォーマットする。SIEは、USBプロトコルに従ってUSBホストから受信したデータを、メモリ管理ユニットでバッファリングできるような形式に再フォーマットする。マイクロコントローラ・インタフェースユニット70は周辺機器のI/Oコントローラとのインタフェースをとる。

【0017】従来のUSB周辺マイクロコントローラにおいては、メモリ管理ユニットはデータパケットをバッファリングするための複数のFIFOを有し、その際、各USBエンドポイントに1つの専用のFIFOが用意

された。

【0018】従来のUSBマイクロコントローラは、インテル社から入手できる82930ユニバーサルシリアルバスマイクロコントローラ、CAE社から入手できるUSBファンクションコア、サンド(Sand)マイクロエレクトロニクス社から入手できるUSBデバイスコントローラ・シンセサイザブル・コア、およびCY7C6300/1およびCY7C6200/1サイプレス(Cypress)USBコントローラである。

【0019】

【発明が解決しようとする課題】これらの従来のUSBマイクロコントローラの欠点は、メモリ管理ユニット内で使用されるメモリ管理技術にある。典型的には、MMUユニットは、USBホストから受信された周辺機器へのパケット用に1個のFIFOを有するとともに、USBホストへパケットを送信できる周辺機器内に内蔵された各USBエンドポイント用に1個のFIFOバッファを有する。すべての周辺機器は、制御パケット用のエンドポイント0と、ユーザパケット用のエンドポイント1とを有するであろう。オーディオデバイスのような多くの周辺機器は、さらに他のUSBエンドポイントを有するであろう。

【0020】各USBポイントからのパケット用に専用のFIFOを使用し、かつ、ホストからのパケット用に専用のFIFOを使用することは、メモリの使用において極めて非効率的であり、特に、これはFIFOのサイズが増加するほど顕著となる。

【0021】いずれもスタンダードマイクロシステムズコーポレーションに譲渡された米国特許5,313,586号、米国特許5,602,995号には、改良されたメモリ管理技術が開示されている。これらの特許は、ホストプロセッサとインタフェースされ、通信媒体にアクセスするための制御ユニットを有する通信コントローラを開示している。送信されるべき、または、受信されるべき各データパケットにはパケット番号が割り当てられる。パケット番号の割り当ては、通信コントローラ内のメモリ管理ユニットにより行われる。メモリ管理ユニットは、各指定されたパケット番号に対して、対応するデータパケットを記憶するために、データパケットバッファメモリ内の1または複数のページを動的に割り当てる。指定されたパケット番号が出力されると、データパケットバッファメモリ記憶空間の割り当てられたページの物理アドレスが、ホストプロセッサおよび制御ユニットの両方にトランスバレーンに、生成される。各データパケットのロード動作が完了すると、対応するパケット番号は、後の取り出し時に、対応するデータパケットが記憶されている物理アドレスを生成するために維持されるパケット番号キュー内に格納される。上記米国特許の内容は、参照により、ここに組み込まれる。

【0022】以上から、本発明の目的は、改良されたメ

モリ管理ユニットを有するUSBマイクロコントローラを提供することである。

【0023】特に、本発明の目的は、従来よりメモリをより効率的に使用するメモリ管理ユニットを有するUSBマイクロコントローラを提供することである。

【0024】より具体的には、本発明の目的は、各USBエンドポイントに専用のFIFOおよびUSBホストに専用のFIFOを用いる代わりに、RAM内の空間を、バッファすべきパケットに動的に割り当てるUSBマイクロコントローラを提供することである。

【0025】従来のUSBマイクロコントローラの他の欠点は、それらのデータ経路が、典型的には次のような構成を有することである。

【0026】USB→FIFO→MCUインタフェースユニット→周辺機器

MMU内でパケットをバッファリングするためにFIFOを使用することから、MCUインタフェースユニット内の2つ以上のマスタにFIFOをアクセスさせることは、不可能でないにしても困難である。

【0027】したがって、本発明の他の目的は、改良されたデータ経路、特に、MCUインタフェースユニット内で2つ以上のマスタによってアクセスすることができ、パケットバッファを持ったデータ経路を有するUSB周辺化育路コントローラを提供することである。

【0028】

【課題を解決するための手段】例示した実施の形態によれば、本発明は、改良されたUSBマイクロコントローラに向けられる。USBマイクロコントローラは、SIEと、マイクロコントローラおよびDMA(Direct Memory Access)コントローラのような2つのマスタを有するMCUインタフェースユニットと、改良されたMMUとを有する。

【0029】改良されたMMUユニットは、データパケットをバッファリングするためのRAM(例えば、単一ポートRAM)を有する。これらのパケットは周辺機器からUSBホストへ向けられたものである。あるいは、当該パケットはUSBホストから周辺機器へ向けられたものである。このUSBマイクロコントローラには、関連した2つ以上のUSBエンドポイントが存在しうる。RAM内の容量は、種々のUSBエンドポイントからのパケット、および、ホストからのパケットに動的に割り当て可能である。

【0030】改良されたMMUは、アービタを有する。このアービタは、MCUインタフェースユニット(具体的には、その中のマイクロコントローラとDMAコントローラの両方)、MMU内にあるSIE DMAコントローラを介したSIEインタフェースに、単一ポートRAMを同時に利用できるように見せる。

【0031】MMUは、単一の受信パケットキューと、複数の送信パケットキューを有する。これらのキュー

は、パケット（単一ポートRAMに格納されているパケット）を格納しない。むしろ、これらのキューは、RAM内に格納されたパケットの番号ないし他の識別子を格納する。単一の受信パケットキューは、USBから受信され、1つのUSBエンドポイントにアドレス付けされたパケットのパケット番号を格納する。各送信キューは、対応するUSBエンドポイントからUSBホストへ送信されるべきパケットのパケット番号を格納する。

[0032] 本発明に係るMMUは、メモリマネージャを有する。このメモリマネージャは、RAM内の各パケットに空間（例えばページ）を割り当て、対応するパケットが格納されているRAM内の物理アドレスとパケット番号との間の変換のための機構を与える。よって、RAM内にバッファリングされているパケットをアクセスするには、アクセスすべきRAM内の特定のアドレス空間を求めるために、適当なキュー内のパケット番号を取り出す。

[0033] 本発明に係るUSB周辺マイクロコントローラは、MMU内のパケットRAMのきわめて効率的な使用に起因して、従来のUSB周辺コントローラに比べて、非常に有利である。特に、本発明に係るUSB周辺マイクロコントローラでは、パケットバッファRAMの容量は、多数のUSBエンドポイントからのパケットと、USBホストからのパケットとに、動的に割り当てることができる。これは、各USBエンドポイントに専用のFIFOを用いる従来技術に比べて遙かに効率的である。

[0034] 例えば、USBデータ/FAX/スピーカ・フォン・モデムの例を考える。1つのUSBエンドポイントは、等時性スピーカ・フォン・デジタルオーディオ(Isochronous Speaker Phone Digital Audio) (384バイトパケット)を受信および送信するように構成される。他のUSBエンドポイントは、デジタルモデムデータ(64バイトパケット)用に構成される。ユーザが電話で話しているとき、データは送信されない。データが送信されているときには、ユーザは電話で話していることはない。従来のUSBマイクロコントローラは、第1のエンドポイント用の2パケットFIFO(a two packet FIFO)と、第2のエンドポイント用の他の2パケットFIFO、トータルで384+384+64+64=896バイトのFIFOを有する。これに対し、本発明のUSBマイクロコントローラは、RAMの768バイト(すなわち、2つのオーディオパケット)だけが必要とするメモリ管理ユニットを有する。これは、RAMが複数のエンドポイント間に動的に割り当て可能だからである。

[0035] 本発明の改良されたMMUを有するUSBマイクロコントローラは、従来のUSBマイクロコントローラに比べて改良されたデータ経路を有する。具体的には、SIE DMAコントローラおよびアービタを有

するMMUが次のような複数のデータ経路を利用可能とする。

[0036] (a) SIE→SIE DMA→バッファRAM

(b) バッファRAM→MCUインタフェースユニットDMAコントローラ周辺機器

(c) バッファRAM→MCUマイクロコントローラ周辺機器

これらのデータ経路で示されるように、アービタは、多数のマスタに、バッファRAMを同時にアクセスすることを許容する。

[0037] 本発明に係るUSB周辺マイクロコントローラは単一の集積回路として具現してもよい。

[0038] 本発明の他の実施の形態では、MCUインタフェースユニットは省略してもよい。この場合、USB周辺マイクロコントローラは、SIEと、MMUと、外部インタフェースデバイスとを有する。外部インタフェースデバイスは、外部のMPU、DSP(Digital Signal Processor)、DMAエンジン、または他の外部デバイスと接続するためのものである。この場合、MMUは上述したと同じアーキテクチャを有する。すなわち、アービタは、外部デバイスインタフェースとSIE DMAコントローラの両方に対して単一ポートパケットバッファRAMを利用可能に見せる。送信キューおよび受信キューは上述と同様にパケット識別子を格納するために用いられる。

[0039]

【発明の実施の形態】図3に、本発明の実施の形態によるUSB周辺マイクロコントローラを示す。このUSBマイクロコントローラは、シリアル入力エンジン(SIE)60と、MCUインタフェースユニット70と、メモリ管理ユニット80とからなる。

[0040] シリアル入力エンジン60は、アナログトランシーバ62、SIEファンクションブロック64、SIE DMAインタフェースロジック66、およびエンドポイント制御ロジック68を有する。アナログトランシーバ62はSIE60をUSBディファレンシャルライン61に接続する。このライン61はUSBホストまたはUSBハブに接続される。このトランシーバの仕様は上記USB仕様第7章にある。SIEファンクションブロックは、シリアルUSBビット列のパケットをパラレルデータに変換する。後述するように、このパラレルデータは、ついで、MMU80内のRAM82内にバッファリングされる。SIEファンクションブロック64は、また、MMU70内のバッファRAM82から受け取ったパケットをUSBフォーマットのシリアルパケットに変換する。

[0041] エンドポイント制御ロジック68は、USBプロトコルを通して、SIEファンクションブロック64の適切なシーケンス、例えば、パケット生成/受



領、PID(Packet ID)検証、CRCチェック等、を司るための制御信号を供給する。SIE DMAインタフェースロジック66は、パケット識別情報(例えば、パケット番号または他のパケットID情報)を生成し、MMU80内のSIEDMAコントローラ72を介してMMU80内のRxキュー92内にロードする。MCUインタフェースユニット70は2つのマスタ、すなわち、型番8051のようなマイクロコントローラ72と、型番8237のようなDMAコントローラ74とを有する。マスタ72、74はバスインタフェースエンジン76に接続される。このバスインタフェースエンジンは周辺機器(図示せず)のI/Oコントローラに接続される。この例では、周辺I/OコントローラとバスインタフェースエンジンはISAバス型のトランザクションを生成する。本発明の他の実施の形態では、EISA、PCIもしくはNUのような異なるバス型のトランザクションを利用することができる。

【0042】8051マイクロコンピュータは任意のCPUまたはハード符号化・ステートマシン(hard coded state machine)で置換することができる。DMAコントローラ74はオプションであり、省略してもよい。代わりに、MCUインタフェースユニットは、数種類の異なるバスインタフェースエンジンを有してもよい。

【0043】他の場合には、USB周辺マイクロコントローラは、スーパーI/Oチップの専有的な(proprietary)バスとインタフェースするものであってもよい。

【0044】メモリ管理ユニット80はRAM82を有する。このRAM82は、USBホストから到来するパケットをバッファリングするとともに、USB周辺機器から到来するパケットをバッファリングする。このRAMの容量はこれらの種々のパケットに対して動的に割り当て可能である。メモリ管理ユニット80は、また、アービタ84およびSIE DMAコントローラ86を有する。SIE60は、SIE DMAコントローラ86を介してRAM82をアクセスする。アービタ84は、MCUインタフェースユニット70内の2つのマスタ(すなわちDMAコントローラ74およびマイクロコントローラ72)と、SIE DMAコントローラ86とに、同時に単一ポートRAM82を利用可能に見せる。

【0045】メモリ管理ユニット80は、また、複数のキュー92、94を有する。Rx(受信)キュー92は、RAM82内にバッファリングされている、USBホストからの各パケットを識別するパケット番号を格納する。

【0046】また、複数のTx(すなわち送信)キュー94もある。すなわち、周辺デバイスに関連した各USBエンドポイントに対して1つの送信キュー94がある。各Txキュー94は、RAM82内にバッファリングされている、対応するUSBエンドポイントからのパケットのパケット番号を格納する。キュー92、94

は、SIE DMAコントローラ86の一部をなすキュー制御部95により制御される。

【0047】メモリ管理ユニット86は、また、メモリマネージャ98およびMAP RAM99を有する。メモリマネージャ98およびMAP RAM99は、共同で、パケットバッファRAM82の物理アドレスを生成する。このようなアドレッシングの一方は、上記米国特許台5,313,588号に詳細に説明されている。例えば、RAM82が、32ページ×ページ当たり128バイトの4KRAMである場合を考える。このRAMの各バイトロケーションは12ビットアドレスを有する。アドレスの上位5ビット(five MSB)は、アービタ84により生成されたパケット内のパケット番号およびページ番号に応じて、MAP RAM99から出力される。アドレスの低位7ビット(7 LSB)は、アービタ84により直接出力されたページオフセットである。

【0048】ここで、本発明に係るメモリ管理ユニットを有するUSB周辺マイクロコントローラの動作を考察する。具体的には、4つのトランザクションを考える。これらのトランザクションは、(1)USBホストからのパケットの受信、(2)ISA周辺機器へのパケットの送信、(3)ISA周辺機器からのパケットの受信、(4)USBホストへのパケットの送信、である。

【0049】(1)USBホストからのパケットの受信。

ホストからのUSBパケットのSYNCフィールドがSIEファンクションブロック64により検出されると、SIE DMA86は、アービタ84からRAM82の単一のページ割り当てを要求する。SIE DMA86は、SIEファンクションブロック64からのデータをRAM82へ転送し、必要に応じてさらに別のページの割り当てを行うようアービタ84に要求する。メモリマネージャ98は、Rxキュー92に格納されるパケットのパケット番号を生成する。(このパケット番号は後にメモリマネージャ98により利用され、当該パケットの後の取り出しのためにパケットが格納されるRAM82内のアドレス空間を生成する。)

(2)ISA周辺機器へのパケットの送信、MCUインタフェースユニット(DMAコントローラまたはマイクロコントローラ)がバッファRAM82内の任意の割り当てられたバイトにアクセスするのに必要な物理アドレスを生成するために必要なものは、有効なパケット番号(Rxキュー92から取り出されたもの)およびオフセットだけである。バッファRAM82へのアクセス要求は、DMAコントローラ74またはマイクロコントローラ72によりアービタ84に対してなされる。RAM82から取り出されたデータは、周辺機器への転送のためにバスインタフェースエンジン76のアドレス空間内に書き込むことができる。

【0050】(3)ISA周辺機器からのパケットの受

信、周辺機器からデータをロードするには、MCUインタフェースユニットがアービタ84に対して、RAM82内の新たなバッファページの割り当てのリクエスト(要求)を発する。MCUインタフェースユニットは、ついで、パケット番号および自動生成されたオフセットを用いて、バスインタフェースエンジンからRAM82にデータを書き込むことができる。このパケット番号は、適当なTxキュー94に格納される。

【0051】(4) USBホストへのパケットの送信、USBホストが特定のUSBエンドポイントをポーリングすると、SIEDMA86は直ちに、当該ポーリングされたUSBエンドポイント用のTxキュー94内の次のパケットへのリードアクセスをアービタ84に要求するリクエストを発する。このキューからのパケット番号を利用して、RAM82内のパケットの物理アドレスが生成される。対応するパケットはRAM82から読み出され、USBホストへの送信のために、SIEDMA86を介してSIE60へ転送される。

【0052】図4に本発明の他の実施の形態を示す。図4のUSB周辺マイクロコントローラ50'はSIE60およびMMU80からなる。図4のSIE60およびMMU80は、図3に示したものと同じである。図4において、MCUインタフェースユニット70は省略され、その代わりに、MMU80内のアービタ84に接続される外部デバイスインタフェース170が存在する。この外部デバイスインタフェース170は、外部のマイクロコントローラまたはDSPに接続されう。これにより、自分自身の主マイクロコントローラを有し、自分自身の専有のバス構造を有する既存の周辺デバイスに対して、高性能のUSB接続を行うことが可能になる。こ

のような既存の周辺機器は、既存のマイクロコントローラを有するプリンタ、ディスクドライブである。

【0053】図4のUSBマイクロコントローラにおいて、アービタ84は、外部デバイスインタフェース170とSIEDMAコントローラ86とに、単一ポートパケットバッファRAM82を同時に利用可能に見せる。RAM82は、ついで、インタフェース170に接続された外部デバイスから到来するパケット、および、SIE60を介してUSBホストから到来するパケットをバッファリングする。

【0054】Rxキュー92およびTxキュー94は前述した機能を行う。

【0055】以上、新規なUSB周辺マイクロコントローラを開示した。最後に、本発明の上記実施の形態は単に説明のためのものである。請求の範囲を逸脱することなく当業者により種々の他の実施の形態が考えられよう。

【図面の簡単な説明】

【図1】 USBシステムアーキテクチャの概略図である。

【図2】 USB周辺マイクロコントローラの概略図である。

【図3】 本発明の実施の形態によるUSB周辺マイクロコントローラの概略図である。

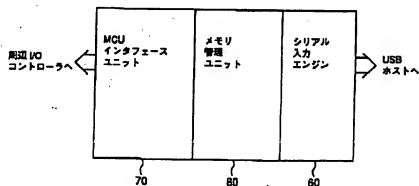
【図4】 本発明の他の実施の形態によるUSBマイクロコントローラの概略図である。

【符号の説明】

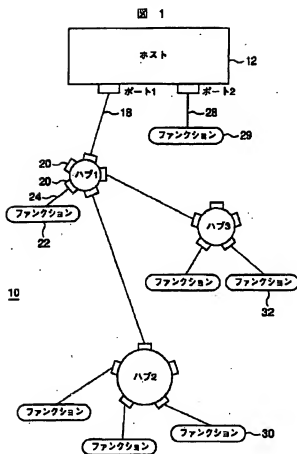
10…USBシステム、12…ホスト、18、24、28…ワイヤセグメント、20…ポート、29、30、32…ファンクション。

【図2】

図 2

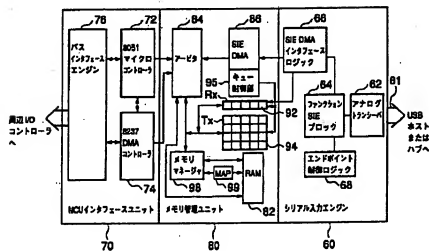


【図1】



【図3】

図 3



【図4】

図 4

